## 面包板实验2 组合电路实验

**一、实验目的**

1. 掌握利用基本门电路实现组合逻辑电路的方法
2. 掌握使用组合器件实现组合逻辑电路的方法
3. 掌握组合器件的级联扩展的方法。

**二、实验设备和环境**

1. 数字电路实验箱 1个

2．数字万用表 1个

3. 集成电路

74HC00 四路2输入与非门 4片

74HC02 四路2输入或非门 2片

74HC04 六路反向器 1片

74HC10 三路3输入与非门 1片

74HC86 四路2输入端异或门 1片

74HC20 2路4输入与非门 1片

74HC04 反相器 1片

74HC139 2-4译码器 1片

74HC153 双四选一数据选择器 1片

**三、实验内容和步骤**

1. 利用基本逻辑门电路器件实现1位二进制数的全加器

(1)、列出真值表，化简后分别写出求和位和进位的逻辑表达式。

(2)、画出电路原理图，要求标注器件编号、引脚号、输入输出信号名称等。

(3)、在logisim软件中，实现该电路原理图，验证电路功能，保存设计文件并导出电路图，并插入到实验报告中。

(4)、在面包板实验箱上实现该电路，填写真值表。

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| 输入 | | | 输出 | |
| A | B | Cin | S | Cout |
| 0 | 0 | 0 |  |  |
| 1 | 0 | 0 |  |  |
| 0 | 1 | 0 |  |  |
| 1 | 1 | 0 |  |  |
| 0 | 0 | 1 |  |  |
| 1 | 0 | 1 |  |  |
| 0 | 1 | 1 |  |  |
| 1 | 1 | 1 |  |  |

2、分别以1片2-4译码器74HC139和1片4选1多路选择器74HC153为主加上尽可能少的逻辑门电路实现一位二进制数全加器。

(1)、画出电路原理图，要求标注器件编号、引脚号、输入输出信号名称等。

(2)、在面包板实验箱上实现该电路，填写真值表。

3、利用基本逻辑门电路设计一个4位二进制数的检测电路，当输入无符号二进制数为2、3、5的倍数时，输出1。将输入、输出端分别接入到1只7段数码显示管上，当输出为1时，数码管显示1，输出为0时，数码管显示0。

要求：设计出最简的逻辑电路图。并在Logisim中实现，保存电路设计文件、导出电路图，并粘贴到实验报告中；在面包板实验箱中实现该电路，列出真值表，验证设计电路的逻辑功能（提示可以使用4输入与非门74X20）。

4、利用logisim实现课本图6-73的7位汉明码纠错电路，要求：输入一个错误汉明码验证电路正确性，保存电路设计源文件，导出电路图到实验报告中。

5、设计一公用计算机房的分时上机控制电路。此控制电路策略如下：用A、B两个控制端表示时间段，00：表示上午，01：表示下午，10：表示晚上。有三个年级的学生需要上机，但在不同的时间段，他们上机的优先顺序不同：上午为1年级>2年级>3年级，下午为2年级>1年级>3年级，晚上为3年级>2年级>1年级。电路的输出Y1、Y2和Y3为1时分别表示1年级、2年级和3年级学生能上机。采用合适组合逻辑实现该电路，要求写出设计全过程,并画出逻辑电路图。（选做）

**四、思考题**

1. 总结组合逻辑电路的分析和设计方法。
2. 说说组合器件级联扩展的实现方法。